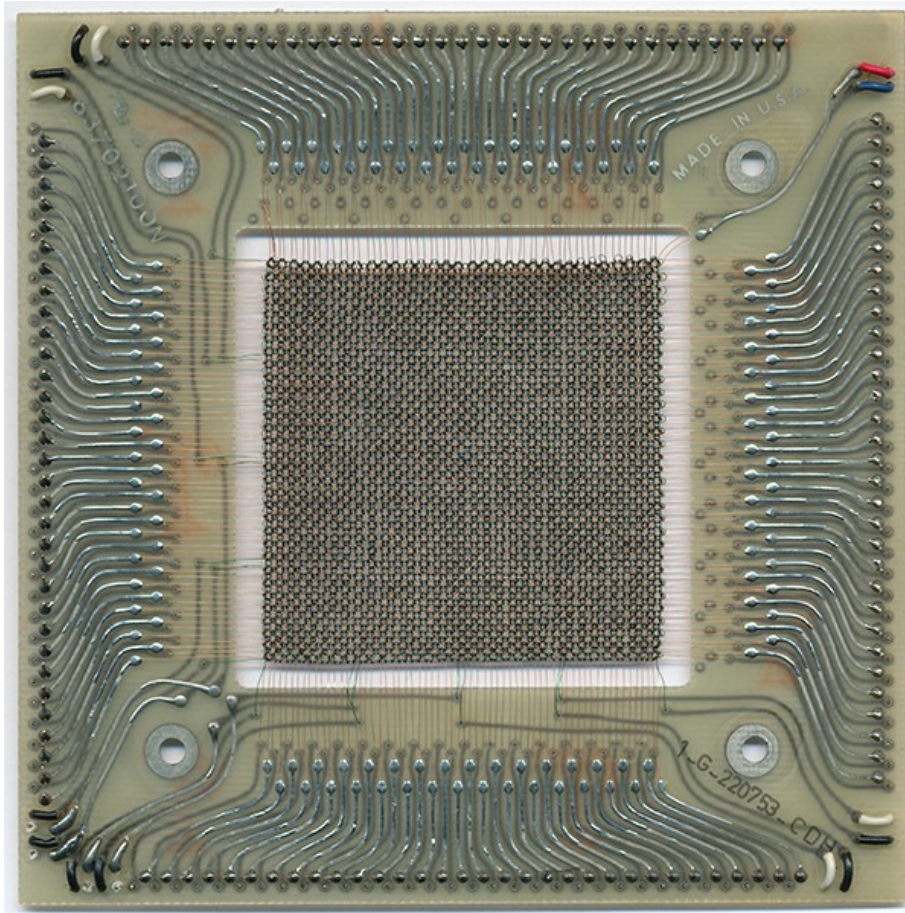


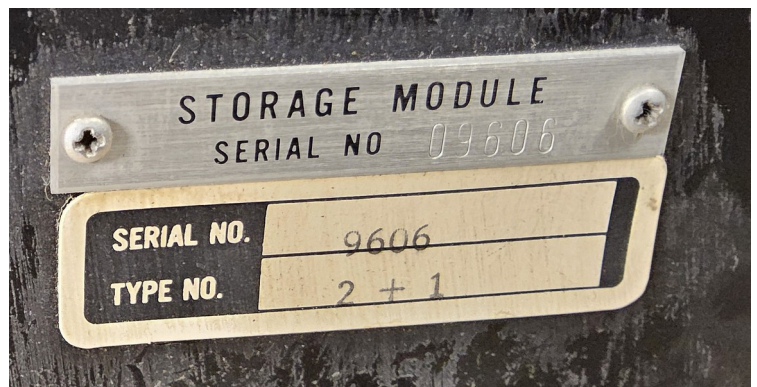


Ein 60-bit Wort konnte in einem Taktzyklus gelesen werden indem an 5 Speicherblöcken a' 12 Matrizen (gesamt 60 Bit), die gleiche Adresse angelegt und der Inhalt parallel gelesen wurde. Eine solche Bank umfaßte 4096 Worte.

Gesamt adressierbar waren 256k-Worte, was 32 Bänken (160 Blöcken) entsprach.



Der Zentralprozessor hatte 60-Bit-Wörter, die Peripherieprozessoren dagegen 12-Bit-Wörter. CDC benutzte den Begriff Byte für 12-Bit-Einheiten, die von den Peripherieprozessoren verwendet werden. Die Zeichenlänge war 6 Bit, und die Anweisungen des Centralprozessors waren entweder 15 Bit oder 30 Bit mit einem vorzeichenbehafteten 18-Bit-Adressfeld, wobei das letztere einen direkt adressierbaren Speicherplatz von 128K Wörtern des Zentralspeichers ermöglichte.



Die Zugriffszeit betrug 425 bis 475 ns, die Zykluszeit rund 1 Mikrosekunde. Das Ansprechen einer Bank nach der anderen, erreichte man über eine einfache Technik, die bei den späteren Computern beibehalten wurde. Die niedrigwertigen 5 Bits der 18 Bit langen Adresse gaben die Banknummer an. Da in einem Großteil der Fälle Code linear abgearbeitet wird, und auch Daten hintereinander abgelegt werden, führte das Hochzählen der Adresse um den nächsten Befehl oder das nächste Wort zu erhalten, zum Zugriff auf die nächste Bank und erst nach 32 Befehlen wurde die erste Bank wieder angesprochen.

Der Speicher war über einen 60 Bit breiten Bus mit der CPU verbunden.

