

Spender: Informatik 3

Datum:

Inventarnummer: I1949

Standort: U360.7.1

Objekt: Demonstrationsprozessor Wurzelsep I

Model:

Hersteller: IMMD 3 (Ursel Weyland)

Baujahr: 1968 bis 1970

Seriennummer:

Maße: 305 x 735 x 535 (B/T/H)

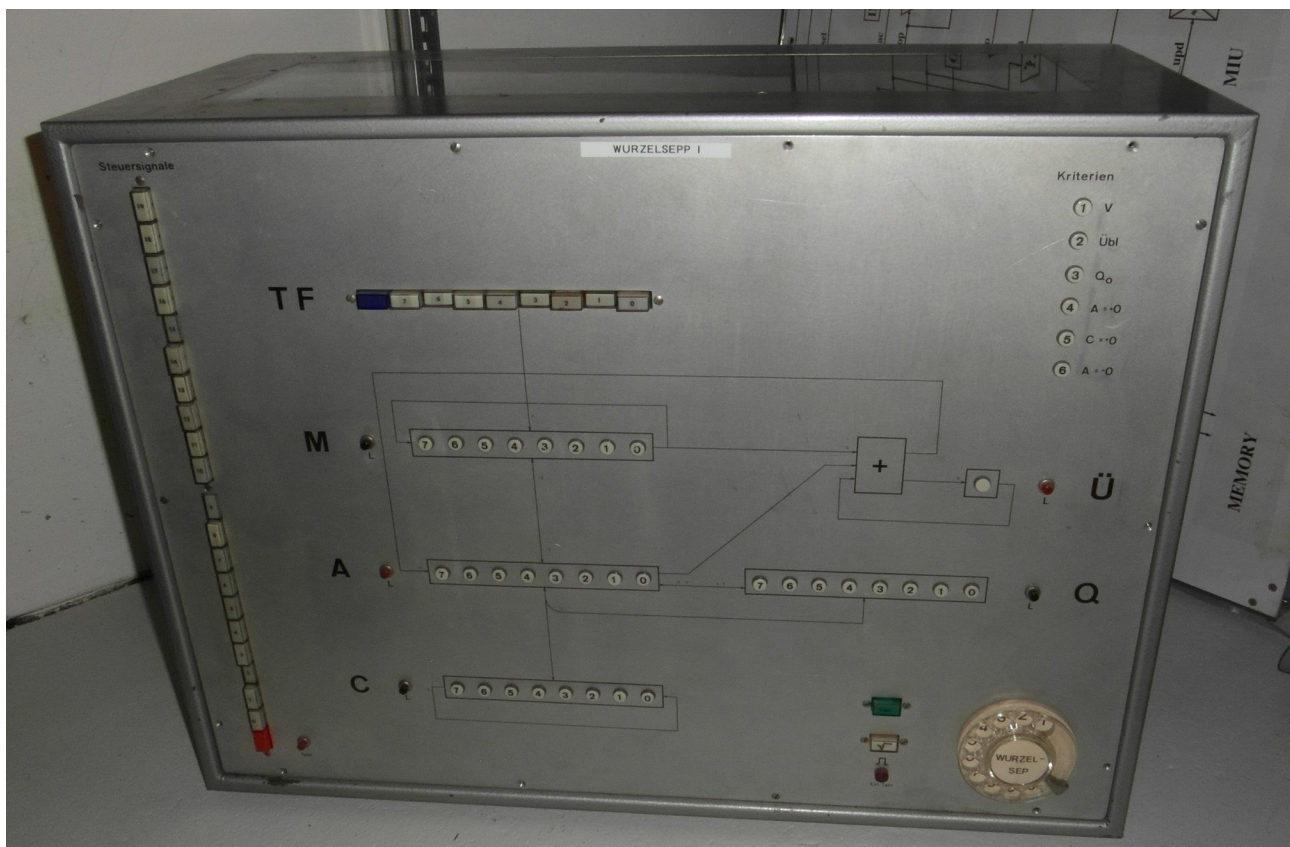
Gewicht: 20000 g

Zusatzdoku:

Kommentar:

Der „Wurzelsep“ ist ein mit diskreten Bauteilen aufgebauter ein 8-bit Prozessor, der im Rechenwerk die Operationen parallel, sowie seriell verarbeiten konnte. Das bezieht sich aber nur auf die 4 Grundrechenarten und logische Operationen. Das Ziehen der Quadratwurzel ist nicht implementiert. Dafür, es ist extra eine Taste mit einem Wurzelsymbol eingebaut, wird ein elektrischer Lachsack aktiviert.

Ursel Weyland entwickelte und baute dieses Demo-Rechenwerk am IMMD3 unter der Leitung von Dr. Rainer Klar.



Das Rechenwerk arbeitet mit vier 8-bit Registern („M“, „A“, „C“, „Q“) und einem 1-bit Register „Ü“.

Die Stelle des Speichers nimmt ein 8-stelliges Tastenfeld ein. Verdrahtet sind 20 Mikrooperationen die durch entsprechende Steuersignale ausgeführt werden können. Sie sind so gewählt, daß insbesondere Serienadditionen, -subtraktionen sowie Paralleladditionen, -subtraktionen, Multiplikationen und Divisionen, ganzzahlig, möglich sind.

Über das Tastenfeld kann per Hand ein Bitmuster von 8-bit eingegeben werden.

Register: „M“ – Speicherregister (Memory)

Register: „A“ – Akkumulator

Register: „Q“ – Quotientenregister der Multiplikation

Register: „C“ – Übertragungsregister (Carry)

Register: „Ü“ – 1-bit Übertragungsregister für die Serielle Addition.

Die serielle Verarbeitung von Daten im Rechenwerk war damals noch sehr gebräuchlich wie in unserer Zuse Z23 oder der LGP21.

